



(12)发明专利

(10)授权公告号 CN 105449069 B

(45)授权公告日 2018.06.29

(21)申请号 201410425677.X

H01L 33/44(2010.01)

(22)申请日 2014.08.26

H01L 33/62(2010.01)

(65)同一申请的已公布的文献号

申请公布号 CN 105449069 A

(43)申请公布日 2016.03.30

(73)专利权人 广东量晶光电科技有限公司

地址 528251 广东省佛山市南海区平洲金谷光电社区A座一、二楼厂房

(56)对比文件

JP 特开2000-12970 A,2000.01.14,

CN 102403425 A,2012.04.04,

CN 102142499 A,2011.08.03,

CN 103236474 A,2013.08.07,

审查员 潘好帅

(72)发明人 刘英策 胡红坡

(74)专利代理机构 北京慕达星云知识产权代理

事务所(特殊普通合伙)

11465

代理人 陈芳

(51)Int.Cl.

H01L 33/38(2010.01)

权利要求书1页 说明书4页 附图1页

(54)发明名称

一种倒装LED芯片结构及其制造方法

(57)摘要

本申请提供一种倒装LED芯片结构及其制作方法,其中该方法包括:步骤1,依次布置衬底、缓冲层、N型层、发光层和P型欧姆接触层;步骤2,通过刻蚀形成芯片隔离区;步骤3,在芯片两侧边缘对称分别形成N型电极形成区;步骤4,在P型欧姆接触层之上形成扩散反射层,在隔离区、N型电极形成区、扩散发射层之上形成绝缘介质膜层;步骤5、对N型电极型成区、扩散反射层之上的绝缘介质膜层形成N电极、P电极的窗口区,并对绝缘介质膜层形成山脊分离形状;步骤6、制作形成P型电极和N型电极,焊接于PCB板上。



1. 一种倒装LED芯片结构的制作方法,包括:
步骤1,依次布置衬底、缓冲层、N型层、发光层和P型欧姆接触层;
步骤2,通过刻蚀形成芯片隔离区;
步骤3,在芯片两侧边缘对称分别形成N型电极形成区;
步骤4,在P型欧姆接触层之上形成扩散反射层,在隔离区、N型电极形成区、扩散发射层之上形成绝缘介质膜层;
步骤5、对N型电极形成区、扩散反射层之上的绝缘介质膜层形成N电极、P电极的窗口区,并对绝缘介质膜层形成山脊分离形状;
步骤6、制作形成P型电极和N型电极,焊接于PCB板上。
2. 根据权利要求1所述的方法,其中,步骤2中,通过刻蚀形成芯片隔离区的深度至少延伸到衬底层。
3. 根据权利要求1所述的方法,其中,步骤3中,N型电极形成区位于芯片的两侧边缘的矩形凹型区域,对称分布;其中,该区域布置在芯片两侧靠近中央的位置。
4. 根据权利要求1所述的方法,其中,步骤6中,P型电极位于绝缘介质膜层之上,其中间部分穿过绝缘介质膜层窗口和扩散反射层相连。
5. 根据权利要求1所述的方法,其中,步骤6中,N型电极部分、绝缘介质膜层、扩散反射层形成三明治结构,且其下端通过绝缘介质膜层延伸至绝缘介质膜层窗口区和N型层相连,其上端位于绝缘介质膜层之上,且其上端的N型电极和P型电极处于同一高度。
6. 一种倒装LED芯片结构,包括:
顺序布置的衬底、缓冲层、N型层、发光层和P型欧姆接触层;
位于芯片一端的芯片隔离区,位于芯片两侧边缘对称的两个N型电极形成区;
位于P型欧姆接触层之上的扩散反射层;
位于芯片隔离区、N型电极形成区、扩散发射层之上的绝缘介质膜层;
N型电极形成区、扩散反射层之上的绝缘介质膜层上形成的N电极、P电极的窗口区;
其中,绝缘介质膜层形成山脊分离形状,分离N型电极和P型电极区域;
分别在N电极、P电极的窗口区上形成N型电极和P型电极。
7. 根据权利要求6所述的LED芯片结构,其中,芯片隔离区深度至少延伸到衬底层。
8. 根据权利要求6所述的LED芯片结构,其中,扩散介质膜层对芯片隔离区充分保护;其中,N型电极形成区位于芯片的两侧边缘的矩形凹型区域,对称分布;或者,N型电极形成区布置在芯片两侧靠近中央的位置。
9. 根据权利要求6所述的LED芯片结构,其中,P型电极位于绝缘介质膜层之上,其中间部分穿过绝缘介质膜层窗口和扩散反射层相连。
10. 根据权利要求6所述的LED芯片结构,其中,N型电极部分、绝缘介质膜层、扩散反射层形成三明治结构,且其下端通过绝缘介质膜层延伸至绝缘介质膜层窗口区和N型层相连,其上端位于绝缘介质膜层之上,且其上端的N型电极和P型电极处于同一高度。
11. 根据权利要求10所述的LED芯片结构,其中,芯片的N型电极和P型电极设置在同一高度,且二者面积占据整颗芯片面积。

一种倒装LED芯片结构及其制造方法

技术领域

[0001] 本发明涉及LED光学元器件技术,更具体地,涉及一种倒装LED芯片结构及制造方法。

背景技术

[0002] 当前,LED芯片的衬底基本上采用Al₂O₃、SiC、Si、GaN等材料。Al₂O₃由于价格便宜,以及和外延层之间晶格匹配良好而被广泛使用。通常,常规的LED封装过程中,都把蓝宝石衬底Bonding在PCB板上。但由于蓝宝石衬底本身是一种绝缘材料,导热性能比较差,但由于散热是影响LED芯片可靠性的关键因素,所以使用蓝宝石衬底的正装芯片通常都不能在较高的工作电流下使用。

[0003] 为改善用蓝宝石做衬底的正装芯片散热不佳的问题,人们设计了一种新的LED芯片结构,即倒装芯片结构。自从提出了芯片的倒装设计之后,人们对其可行性进行了大量的研究和探索。图1为现有技术的倒装LED芯片结构的示意图,图1中,包括衬底1、N型层2、P型层3、扩散反射层4、N Pad 5、P Pad 6、N Bonding层7、P Bonding层8、Bonding衬底9和基底10。

[0004] 由于LED芯片设计的局限性,封装良率一直很低,究其原因如下:第一、N型电极区域相对很小(若做的太大,会因损失发光区而影响光效),很难与PCB的相对区域很好的对位;第二、P电极位置比N电极高很多,很容易造成虚焊、脱焊情形;第三、为制作N电极,往往要去掉很大一部分有源区,这样大大减少了有源区电子/空穴复合及发光区的面积,直接影响了LED的发光效率;第四、由于N Pad和P Pad相隔较近,焊接时由于焊料的流动而易形成短路现象,进而产生漏电;第五、由于每颗芯片都是经由晶圆切割分离而得,而切割会暴露出N区域,在焊接时P处的焊料由于流动会接触暴露出的N区域,进而产生漏电风险,影响封装良率;第六、大部分N电极区位于整个芯片的某处区域,电流扩散不均匀,影响散热及发光效率。

发明内容

[0005] 为了解决现有技术中的上述缺陷,本发明提出了一种新的倒装LED芯片结构及其制造方法。

[0006] 根据本发明的一个方面,提出了一种倒装LED芯片结构的制作方法,包括:

[0007] 步骤1,依次布置衬底、缓冲层、N型层、发光层和P型欧姆接触层;

[0008] 步骤2,通过刻蚀形成芯片隔离区;

[0009] 步骤3,在芯片两侧边缘对称分别形成N型电极形成区;

[0010] 步骤4,在P型欧姆接触层之上形成扩散反射层,在隔离区、N型电极形成区、扩散反射层之上形成绝缘介质膜层;

[0011] 步骤5、对N型电极形成区、扩散反射层之上的绝缘介质膜层形成N电极、P电极的窗口区,并对绝缘介质膜层形成山脊分离形状;

- [0012] 步骤6、制作形成P型电极和N型电极,焊接于PCB板上。
- [0013] 根据本发明的另一方面,提出了一种倒装LED芯片结构,包括:
- [0014] 顺序布置的衬底、缓冲层、N型层、发光层和P型欧姆接触层;
- [0015] 位于芯片一端的芯片隔离区,位于芯片两侧边缘对称的两个N型电极形成区;
- [0016] 位于P型欧姆接触层之上的扩散反射层;
- [0017] 位于芯片隔离区、N型电极形成区、扩散反射层之上的绝缘介质膜层;
- [0018] N型电极形成区、扩散反射层之上的绝缘介质膜层上形成的N电极、P电极的窗口区;
- [0019] 其中,绝缘介质膜层形成山脊分离形状,分离N型电极和P型电极区域;
- [0020] 分别在N电极、P电极的窗口区上形成N型电极和P型电极。
- [0021] 本发明所设计的倒装芯片结构与传统的倒装芯片结构相比,具有以下有益效果:本发明中,由于把芯片的N型电极和P型电极设置在同一高度且面积基本上占据了整颗芯片面积,避免了封装中存在的虚焊漏焊情形的发生,提高了封装良率;本发明中,N型电极大部分和绝缘介质膜层、扩散反射层形成了三明治结构,位于二者之上,无需刻蚀掉很大部分的N型形成区和发光区,增加了发光面积,提高了整颗芯片效率;本发明中,由于通过形成芯片隔离区事先暴露出了N型形成区,且利用绝缘介质膜层对侧壁的N型形成区做了有效的保护,因此避免了封装过程中漏电的发生,提高了封装良率;本发明中,对绝缘介质膜层做了山脊分离的设计,避免了封装过程中焊锡的流动而导致的N型电极和P型电极之间的短路问题,提高了封装良率;本发明中,N型电极形成区通过设置成了对称设置,进一步提高了电流扩散均匀性。

附图说明

- [0022] 图1为现有技术中的倒装LED芯片结构的示意图;
- [0023] 图2是根据本发明的倒装LED芯片结构的主视图;
- [0024] 图3是根据本发明的倒装LED芯片结构的俯视图。
- [0025] 为了能明确实现本发明的实施例的结构,在图中标注了特定的尺寸、结构和器件,但这仅为示意需要,并非意图将本发明限定在该特定尺寸、结构、器件和环境中,根据具体需要,本领域的普通技术人员可以将这些器件和环境进行调整或者修改,所进行的调整或者修改仍然包括在后附的权利要求的范围中。

具体实施方式

- [0026] 下面结合附图和具体实施例对本发明提供的一种倒装LED芯片结构及其制造方法进行详细描述。
- [0027] 在以下的描述中,将描述本发明的多个不同的方面,然而,对于本领域内的普通技术人员而言,可以仅仅利用本发明的一些或者全部结构或者流程来实施本发明。为了解释的明确性而言,阐述了特定的数目、配置和顺序,但是很明显,在没有这些特定细节的情况下也可以实施本发明。在其他情况下,为了不混淆本发明,对于一些众所周知的特征将不再进行详细阐述。
- [0028] 为解决上述问题,本发明提出了一种倒装LED芯片结构的制作方法,其中,该方法

包括:步骤1,依次布置衬底、缓冲层、N型层、发光层和P型欧姆接触层;步骤2,通过刻蚀形成芯片隔离区01;步骤3,在芯片两侧边缘对称分别形成N型电极形成区02;步骤4,在P型欧姆接触层之上形成扩散反射层03,在隔离区、N型电极形成区、扩散发射层之上形成绝缘介质膜层04,要求扩散介质膜层对隔离区可充分保护;步骤5、对N型电极型成区、扩散反射层之上的绝缘介质膜层形成N电极、P电极的窗口区05/06,并对绝缘介质膜层形成山脊分离形状07;步骤6、制作形成P型电极08和N型电极09;步骤7、P型电极和N型电极通过锡焊的方式焊接于PCB板上。

[0029] 其中,步骤2中,通过刻蚀形成芯片隔离区01,要求隔离区深度至少延伸到衬底层;

[0030] 其中,步骤3中,N型电极形成区02位于芯片的两侧边缘,对称分布,在芯片两侧设计一个矩形凹型区域,该区域可以布置在芯片两侧靠近中央的位置。

[0031] 其中,步骤6中,P型电极位于绝缘介质膜层之上,其中间部分穿过绝缘介质膜层窗口和扩散反射层相连。

[0032] 其中,步骤6中,N型电极部分、绝缘介质膜层、扩散反射层形成三明治结构,且其下端通过绝缘介质膜层延伸至绝缘介质膜层窗口区和N型层相连,其上端位于绝缘介质膜层之上,且其上端的N型电极和P型电极处于同一高度或近似于同一高度。

[0033] 在本申请的第二实施例中,提出了一种倒装LED芯片结构,其中,该结构包括:顺序布置的衬底、缓冲层、N型层、发光层和P型欧姆接触层;位于芯片一端的芯片隔离区01;位于芯片两侧边缘对称的两个N型电极形成区02;位于P型欧姆接触层之上的扩散反射层03;位于芯片隔离区、N型电极形成区、扩散发射层之上的绝缘介质膜层04;N型电极型成区、扩散反射层之上的绝缘介质膜层上形成的N电极、P电极的窗口区05/06,其中,绝缘介质膜层形成山脊分离形状07;分别在N电极、P电极的窗口区上形成N型电极09和P型电极08。其中,对绝缘介质膜层做了山脊分离的设计,避免了封装过程中焊锡的流动而导致的N型电极和P型电极之间的短路问题,提高了封装良率。

[0034] 其中,芯片隔离区01深度至少延伸到衬底层。其中,扩散介质膜层对芯片隔离区充分保护。其中,由于通过形成芯片隔离区事先暴露出了N型形成区,且利用绝缘介质膜层对侧壁的N型形成区做了有效的保护,因此避免了封装过程中漏电的发生,提高了封装良率。

[0035] 其中,N型电极形成区02位于芯片的两侧边缘,对称分布,在芯片两侧设计一个矩形凹型区域,该区域可以布置在芯片两侧靠近中央的位置。其中,N型电极形成区通过设置成了对称设置,进一步提高了电流扩散均匀性。

[0036] 其中,P型电极位于绝缘介质膜层之上,其中间部分穿过绝缘介质膜层窗口和扩散反射层相连。

[0037] 其中,N型电极部分、绝缘介质膜层、扩散反射层形成三明治结构,且其下端通过绝缘介质膜层延伸至绝缘介质膜层窗口区和N型层相连,其上端位于绝缘介质膜层之上,且其上端的N型电极和P型电极处于同一高度或近似于同一高度。其中,由于把芯片的N型电极和P型电极设置在同一高度且面积基本上占据了整颗芯片面积,避免了封装中存在的虚焊漏焊情形的发生,提高了封装良率。其中,N型电极大部分和绝缘介质膜层、扩散反射层形成了三明治结构,位于二者之上,无需刻蚀掉很大部分的N型形成区和发光区,增加了发光面积,提高了整颗芯片效率。

[0038] 最后应说明的是,以上实施例仅用以描述本发明的技术方案而不是对本技术方法

进行限制,本发明在应用上可以延伸为其他的修改、变化、应用和实施例,并且因此认为所有这样的修改、变化、应用、实施例都在本发明的精神和教导范围内。

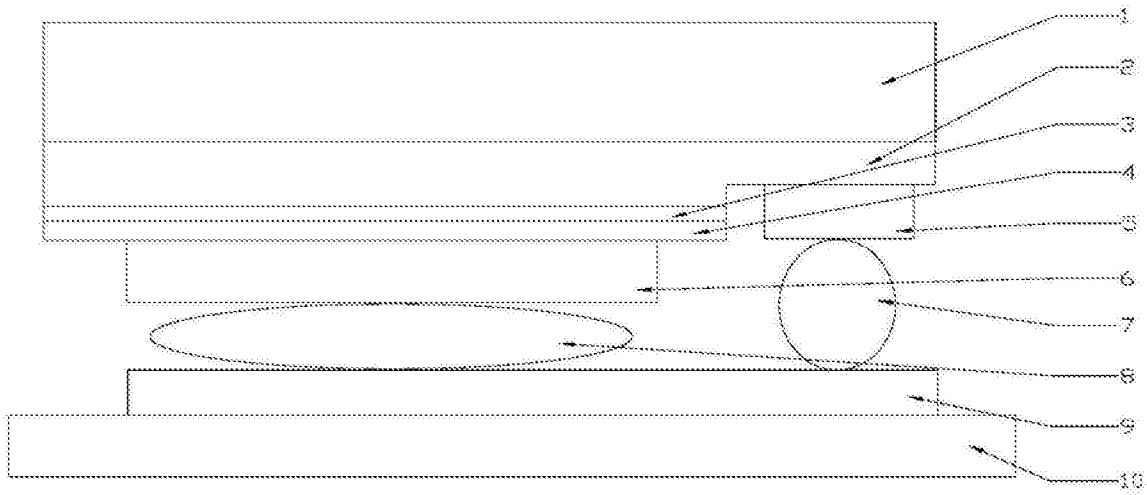


图1

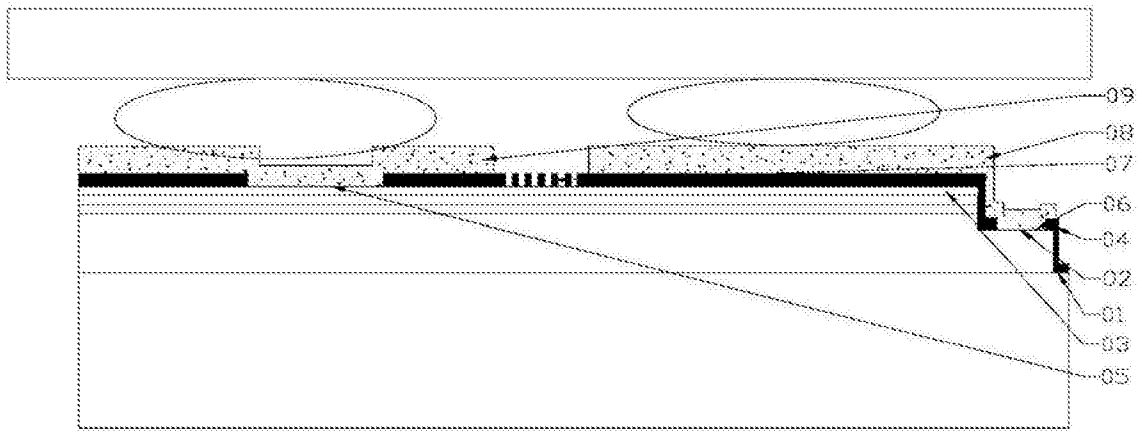


图2

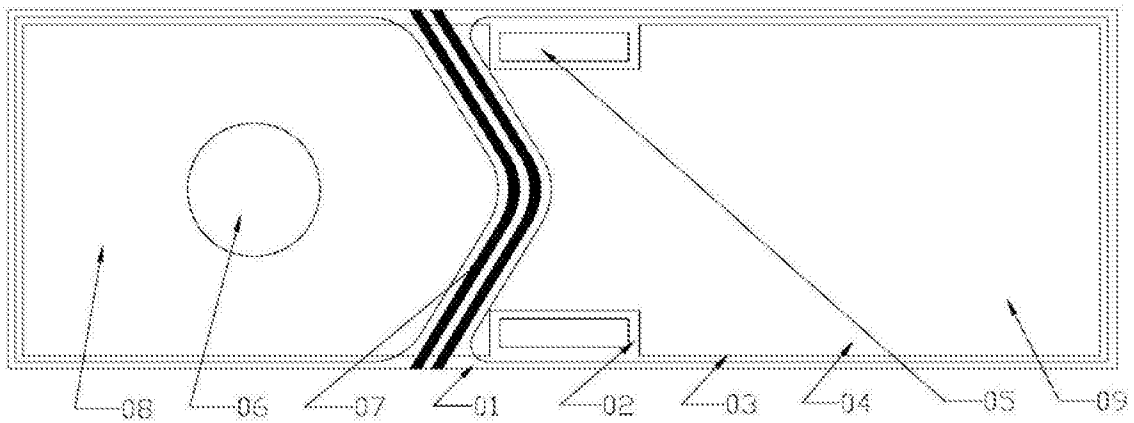


图3