



(12)发明专利

(10)授权公告号 CN 105826444 B

(45)授权公告日 2018.06.26

(21)申请号 201510010137.X

H01L 33/00(2010.01)

(22)申请日 2015.01.08

(56)对比文件

(65)同一申请的已公布的文献号

申请公布号 CN 105826444 A

KR 10-2011-0105990 A, 2011.09.28,
CN 102420279 A, 2012.04.18,
CN 102332518 A, 2012.01.25,

(43)申请公布日 2016.08.03

审查员 潘好帅

(73)专利权人 广东量晶光电科技有限公司

地址 528200 广东省佛山市南海区平洲金
谷光电社区A座

(72)发明人 刘英策 胡红坡 刘治

(74)专利代理机构 北京慕达星云知识产权代理
事务所(特殊普通合伙)
11465

代理人 苗青盛

(51)Int.Cl.

H01L 33/38(2010.01)

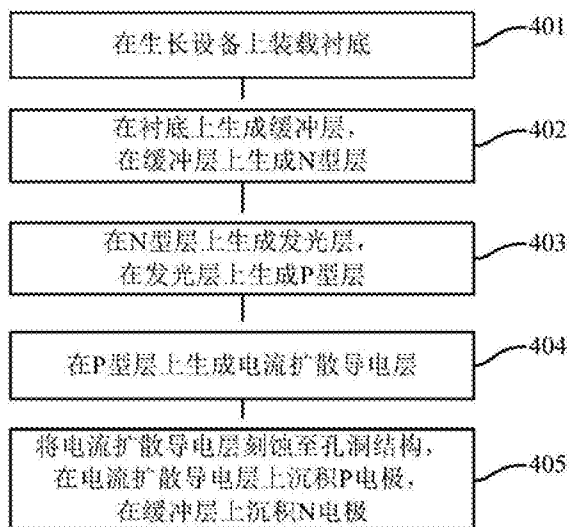
权利要求书1页 说明书3页 附图2页

(54)发明名称

一种LED芯片及其制造方法

(57)摘要

本发明公开一种LED芯片及其制造方法,该LED芯片包括衬底、缓冲层、N型层、发光层、P型层、电流扩散导电层、P电极和N电极,与所述P电极接触的电流扩散导电层采用孔洞结构,所述电流扩散导电层的孔洞的直径大于P电极的尺寸。电流扩散导电层的孔洞比P电极的尺寸大3~8um,P电极具有Finger结构,且Finger结构与所述LED芯片中的氧化铟锡接触。本发明中的LED芯片能够增强边缘的电流扩散导电层与电极之间的结合力,降低边缘的电流扩散导电层和电极之间的脱落风险。



1. 一种LED芯片,其特征在于,包括衬底、缓冲层、N型层、发光层、P型层、电流扩散导电层、P电极和N电极,所述缓冲层位于所述衬底之上,所述N型层和所述N电极位于所述缓冲层之上,所述发光层位于所述N型层之上,所述P型层位于所述发光层之上,所述电流扩散导电层位于所述P型层之上,所述P电极位于所述电流扩散导电层之上,所述P电极和所述N电极分别位于所述LED芯片的两端,与所述P电极接触的电流扩散导电层采用孔洞结构,所述孔洞的尺寸大于所述P电极的尺寸;所述P电极具有三个指状结构,且所述指状结构与所述电流扩散导电层接触,其中两个指状结构自所述P电极向所述LED芯片中靠近所述N电极的一端延伸,另一个指状结构自所述P电极向所述LED芯片中靠近所述P电极的一端延伸。

2. 如权利要求1所述的LED芯片,其特征在于,所述孔洞刻蚀至所述P型层,位于所述电流扩散导电层中靠近所述P电极的一侧。

3. 如权利要求1所述的LED芯片,其特征在于,所述孔洞的尺寸比P电极的尺寸大3~8um。

4. 一种LED芯片的制造方法,其特征在于,包括以下步骤:

在生长设备上装载衬底;

在所述衬底上生成缓冲层,在所述缓冲层上生成N型层;

在所述N型层上生成发光层,在所述发光层上生成P型层;

在所述P型层上生成电流扩散导电层;

将所述电流扩散导电层刻蚀至孔洞结构,在所述电流扩散导电层上沉积P电极,在所述缓冲层上沉积N电极,所述P电极和所述N电极分别位于所述LED芯片的两端,与所述P电极接触的电流扩散导电层采用孔洞结构,所述孔洞的尺寸大于所述P电极的尺寸;

所述P电极具有三个指状结构,且所述指状结构与所述电流扩散导电层接触,其中两个指状结构自所述P电极向所述LED芯片中靠近所述N电极的一端延伸,另一个指状结构自所述P电极向所述LED芯片中靠近所述P电极的一端延伸。

5. 如权利要求4所述的方法,其特征在于,所述孔洞刻蚀至所述P型层,位于所述电流扩散导电层中靠近所述P电极的一侧。

6. 如权利要求4所述的方法,其特征在于,所述孔洞的尺寸比P电极的尺寸大3~8um。

一种LED芯片及其制造方法

技术领域

[0001] 本发明涉及光电技术领域,特别涉及一种LED芯片及其制造方法。

背景技术

[0002] LED(Light Emitting Diode,发光二极管)芯片的电极结合力是LED芯片的关键性能指标,如果LED芯片的电极结合力出现问题,不仅会影响LED芯片的可靠性,还可能导致LED芯片闪烁和死灯。

[0003] 传统的LED芯片中,电极与ITO(氧化铟锡)导电薄膜直接接触,由于ITO导电薄膜和电极之间的互溶能力较差,导致电极结合力较差。

[0004] 为提升LED芯片的电极结合力,现有技术提供了一种LED芯片的电极结构,如图1所示,包括平台(Mesa)、ITO导电薄膜、P电极和N电极,ITO导电薄膜和P电极位于平台之上,与P电极接触的ITO导电薄膜为孔洞结构,且ITO导电薄膜的孔洞尺寸略小于P电极的尺寸,使得电极的大部分区域具有良好的结合力,并保证LED芯片具有良好的扩散性能。

[0005] 然而,在现有技术中,边缘的ITO导电薄膜与电极之间的结合力依然较差,边缘的ITO导电薄膜和电极之间仍然存在脱落的风险。

[0006] 申请专利号为CN 101908593A的中国专利申请公开了一种GaN基LED图形化透明导电薄膜的制作方法,在GaN基LED的外延片上蒸发或沉积一层透明导电薄膜层,通过常规光刻掩膜腐蚀工艺在透明导电薄膜层上制作上孔洞,使透明导电薄膜层成为网状结构,所有孔洞所占面积为透明导电薄膜层表面积的5%-40%,每个孔洞的深度为透明导电薄膜层厚度的50%-100%,然后再按常规工艺对透明导电薄膜进行退火。

发明内容

[0007] 本发明提供了一种LED芯片及其制造方法,以解决现有技术中边缘的ITO导电薄膜与电极之间的结合力较差的缺陷。

[0008] 本发明提供了一种LED芯片,包括衬底、缓冲层、N型层、发光层、P型层、电流扩散导电层、P电极和N电极,所述缓冲层位于所述衬底之上,所述N型层和所述N电极位于所述缓冲层之上,所述发光层位于所述N型层之上,所述P型层位于所述发光层之上,所述电流扩散导电层位于所述P型层之上,所述P电极位于所述电流扩散导电层之上,所述P电极和所述N电极分别位于所述LED芯片的两端,与所述P电极接触的电流扩散导电层采用孔洞结构,所述孔洞的尺寸大于所述P电极的尺寸。

[0009] 可选地,所述孔洞刻蚀至所述P型层,位于所述电流扩散导电层中靠近所述P电极的一侧。

[0010] 可选地,所述电流扩散导电层的孔洞尺寸比P电极的尺寸大3~8 μm 。

[0011] 可选地,所述P电极具有指状结构,且所述指状结构与所述电流扩散导电层接触。

[0012] 可选地,所述P电极具有三个指状结构,其中两个指状结构自所述P电极向所述LED芯片中靠近所述N电极的一端延伸,另一个指状结构自所述P电极向所述LED芯片中靠近所

述P电极的一端延伸。

[0013] 本发明还提供了一种LED芯片的制造方法,包括以下步骤:

[0014] 在生长设备上装载衬底;

[0015] 在所述衬底上生成缓冲层,在所述缓冲层上生成N型层;

[0016] 在所述N型层上生成发光层,在所述发光层上生成P型层;在所述P型层上生成电流扩散导电层;

[0017] 将所述电流扩散导电层刻蚀至孔洞结构,在所述电流扩散导电层上沉积P电极,在所述缓冲层上沉积N电极,所述P电极和所述N电极分别位于所述LED芯片的两端,与所述P电极接触的电流扩散导电层采用孔洞结构,所述孔洞的尺寸大于所述P电极的尺寸。

[0018] 可选地,所述孔洞刻蚀至所述P型层,位于所述电流扩散导电层中靠近所述P电极的一侧。

[0019] 可选地,所述电流扩散导电层的孔洞尺寸比P电极的尺寸大3~8 μm 。

[0020] 可选地,所述P电极具有指状结构,且所述指状结构与所述电流扩散导电层接触。

[0021] 可选地,所述P电极具有三个指状结构,其中两个指状结构自所述P电极向所述LED芯片中靠近所述N电极的一端延伸,另一个指状结构自所述P电极向所述LED芯片中靠近所述P电极的一端延伸。

[0022] 本发明中的LED芯片能够增强边缘的电流扩散导电层与电极之间的结合力,降低边缘的电流扩散导电层和电极之间的脱落风险。

附图说明

[0023] 图1为现有技术中的一种LED芯片的电极结构图;

[0024] 图2和图3为本发明实施例中的一种LED芯片的电极结构图;

[0025] 图4为本发明实施例中的一种LED芯片的制造方法流程图。

具体实施方式

[0026] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0027] 本发明实施例提供了一种LED芯片,如图2和图3所示,包括衬底、缓冲层、N型层、发光层、P型层、电流扩散导电层、P电极和N电极,缓冲层位于衬底之上,N型层和N电极位于缓冲层之上,发光层位于N型层之上,P型层位于发光层之上,电流扩散导电层位于P型层之上,P电极位于电流扩散导电层之上。

[0028] 其中,P电极和N电极分别位于LED芯片的两端,与P电极接触的电流扩散导电层采用孔洞结构,该孔洞刻蚀至P型层,位于电流扩散导电层中靠近P电极的一侧,该孔洞的尺寸比P电极的尺寸大3-8 μm ,P电极通过该孔洞与P型层接触。

[0029] 此外,P电极具有三个与电流扩散导电层接触的Finger(指状)结构,其中两个Finger结构自P电极向LED芯片中靠近N电极的一端延伸,另一个Finger结构自P电极向LED芯片中靠近P电极的一端延伸。

[0030] 本发明实施例中的LED芯片能够增强边缘的电流扩散导电层与电极之间的结合力,降低边缘的电流扩散导电层和电极之间的脱落风险。

[0031] 基于上述LED芯片,本发明实施例还提供了一种LED芯片的制造方法,如图4所示,包括以下步骤:

[0032] 步骤401,在生长设备上装载衬底。

[0033] 其中,生长设备可以是PVD (Physical Vapor Deposition,物理气相沉积) 设备、电子束蒸发器、CVD (Chemical Vapor Deposition,化学气相沉积) 设备、PLD (Pulsed Laser Deposition,等离子体激光沉积) 设备、MOCVD (Metal-Organic Chemical Vapor Deposition,金属有机化学气相沉积) 设备、双型热蒸发器和溅射设备中的任一种,也可以是其他设备。衬底可以包含Al₂O₃、GaN、SiC、ZnO、Si、GaP、InP、Ga₂O₃、导电衬底和GaAs中的任一种。

[0034] 步骤402,在衬底上生成缓冲层,在缓冲层上生成N型层。

[0035] 步骤403,在N型层上生成发光层,在发光层上生成P型层。

[0036] 步骤404,在P型层上生成电流扩散导电层。

[0037] 步骤405,将电流扩散导电层刻蚀至孔洞结构,在电流扩散导电层上沉积P电极,在缓冲层上沉积N电极。

[0038] 具体地,在电流扩散导电层中与P电极接触的位置刻蚀孔洞结构,该孔洞刻蚀至P型层,位于电流扩散导电层中靠近P电极的一侧,该孔洞的尺寸为3~8um,略大于P电极的尺寸。P电极和N电极分别位于LED芯片的两端,P电极具有三个与电流扩散导电层接触的Finger结构,其中两个Finger结构自P电极向LED芯片中靠近N电极的一端延伸,另一个Finger结构自P电极向LED芯片中靠近P电极的一端延伸。

[0039] 通过上述制造方法,能够增强LED芯片中边缘的电流扩散导电层与电极之间的结合力,降低边缘的电流扩散导电层和电极之间的脱落风险。

[0040] 结合本文中所公开的实施例描述的方法中的步骤可以直接用硬件、处理器执行的软件模块,或者二者的结合来实施。软件模块可以置于随机存储器 (RAM)、内存、只读存储器 (ROM)、电可编程ROM、电可擦除可编程ROM、寄存器、硬盘、可移动磁盘、CD-ROM、或技术领域内所公知的任意其它形式的存储介质中。

[0041] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应所述以权利要求的保护范围为准。

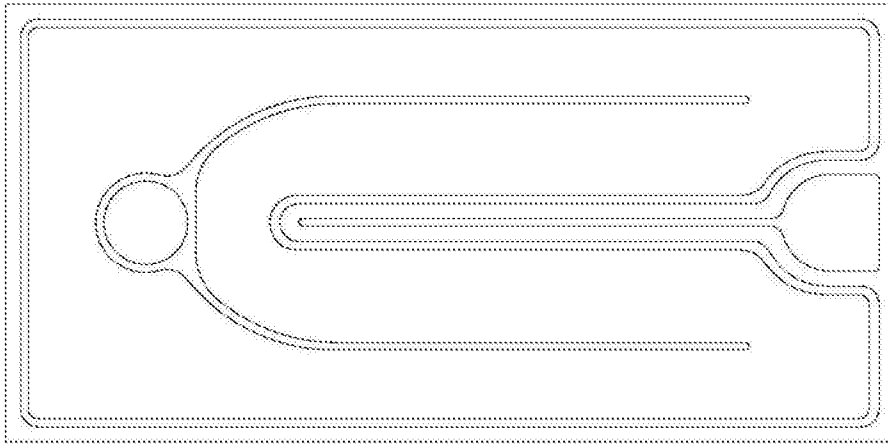


图1

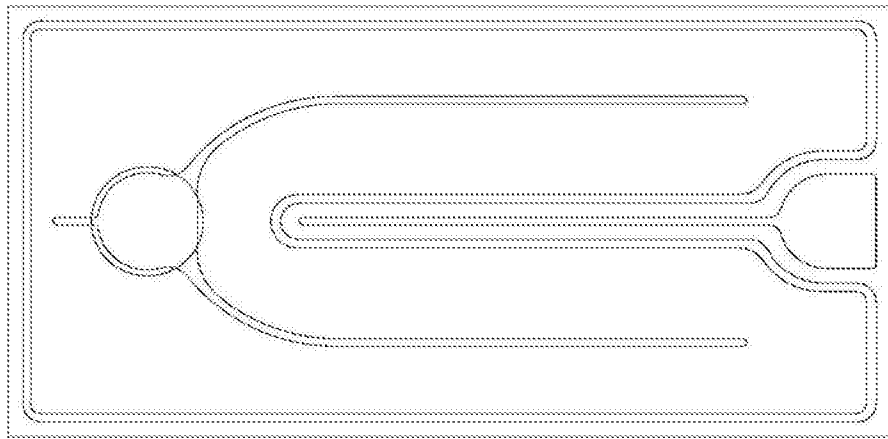


图2

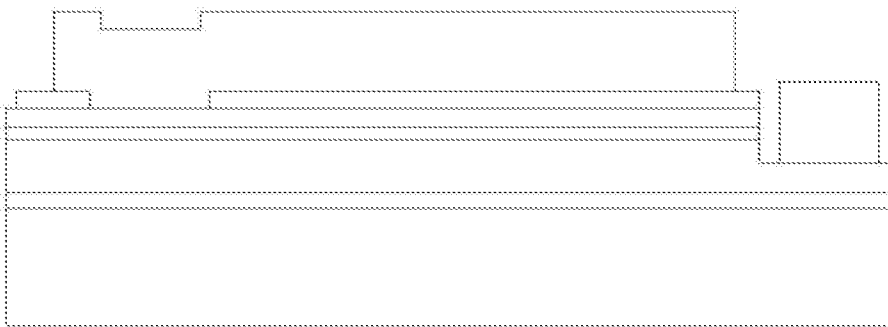


图3

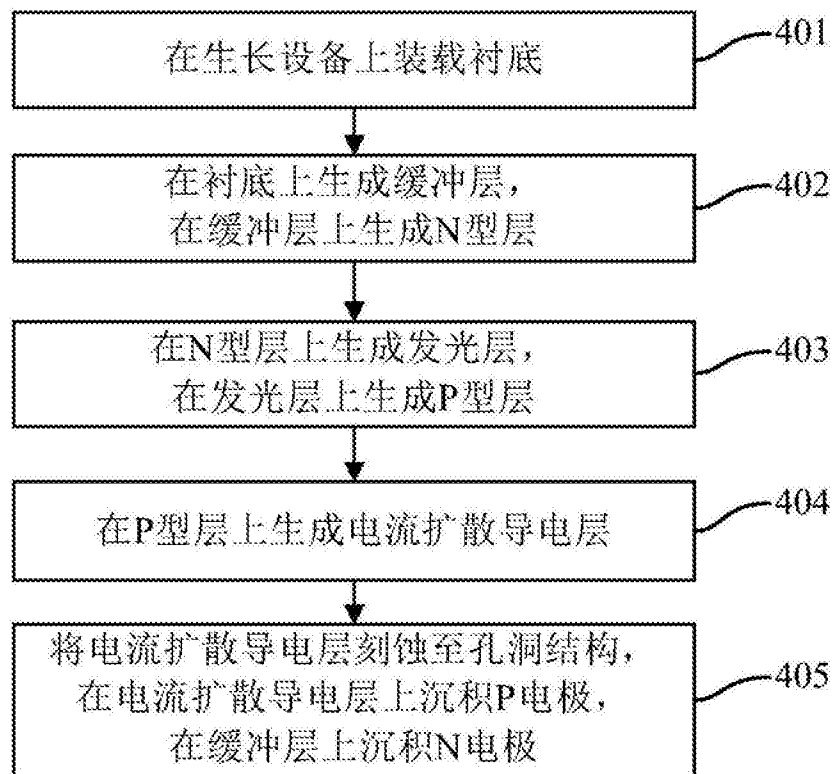


图4